

DIALOG(R)File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

011936040 ****Image available****

WPI Acc No: 1998-352950/199831

XRPX Acc No: N98-276076

Power supply circuit for e.g. electronic still camera, audio memory device - has microcomputer that prevents writing of data on flash memory in response to alarm signal generated by voltage detector when output voltage of battery falls into predetermined voltage range

Patent Assignee: TOSHIBA KK (TOKE)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No Kind Date Applicat No Kind Date Week

JP 10134558 A 19980522 JP 96288288 A 19961030 199831 B

Priority Applications (No Type Date): JP 96288288 A 19961030

Patent Details:

Patent No Kind Lan Pg Main IPC Filing Notes

JP 10134558 A 4 G11C-007/00

Abstract (Basic): JP 10134558 A

The circuit has a voltage detector (3) that senses the variation in the output voltage of a battery (1). When the output voltage of the battery falls into a predetermined voltage range, the voltage detector outputs an alarm signal to a microcomputer (5). In response to the alarm signal, the microcomputer prevents the writing of data on a flash memory (7).

Preferably, the microcomputer prevents the deleting of data on the flash memory in response to the alarm signal received from the voltage detector.

ADVANTAGE - Prevents destruction of information in memory due to abrupt change of source voltage. Prevents unnecessary consumption of power from battery.

Dwg.1/2

Title Terms: POWER; SUPPLY; CIRCUIT; ELECTRONIC; STILL; CAMERA; AUDIO; MEMORY; DEVICE; MICROCOMPUTER; PREVENT; WRITING; DATA; FLASH; MEMORY; RESPOND; ALARM; SIGNAL; GENERATE; VOLTAGE; DETECT; OUTPUT; VOLTAGE; BATTERY; FALL; PREDETERMINED; VOLTAGE; RANGE

Derwent Class: T01; U13; U14

International Patent Class (Main): G11C-007/00

International Patent Class (Additional): G06F-001/26; G06F-001/30;

G06F-012/16; G11C-005/14; G11C-011/413

File Segment: EPI

Manual Codes (EPI/S-X): T01-H01C4; T01-L01; U13-C04B2; U14-A03B7; U14-A07B;

U14-A08B; U14-A09

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-134558

(43) 公開日 平成10年(1998) 5月22日

(51) IntCl⁶

識別記号

F I

G 1 1 C 7/00

3 1 1

G 1 1 C 7/00

3 1 1 F

G 0 6 F 1/26

G 0 6 F 12/16

3 4 0 M

1/30

G 1 1 C 5/14

12/16

3 4 0

G 0 6 F 1/00

3 3 0 D

G 1 1 C 5/14

3 4 1 P

審査請求 未請求 請求項の数 3 O L (全 4 頁) 最終頁に続く

(21) 出願番号

特願平8-288288

(22) 出願日

平成 8 年 (1996) 10 月 30 日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 森 正法

埼玉県深谷市幡羅町一丁目 9 番 2 号 株式

会社東芝深谷工場内

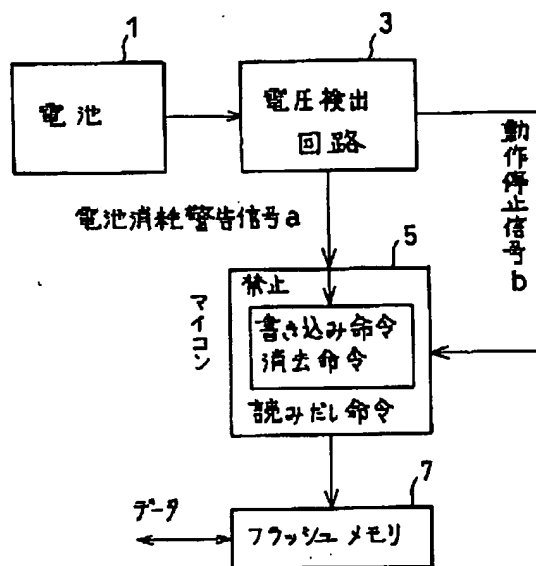
(74) 代理人 弁理士 大胡 典夫

(54) 【発明の名称】 半導体メモリ応用装置の電源供給回路

(57) 【要約】

【課題】 電圧源の容量を有効利用する。

【解決手段】 電圧検出回路 3 は、電池 1 の電圧が低下し所定の電圧範囲になったら電池消耗警告信号 a をマイコン 5 に供給する。マイコン 5 は、フラッシュメモリ 7 に対してデータの書き込みと消去動作を禁止させる。電池 1 の容量がさらに低下すると、電圧検出回路 3 は動作停止信号 b をマイコン 5 に供給する。マイコン 5 は、フラッシュメモリ 7 に対してデータの読み出し動作も禁止させる。



【特許請求の範囲】

【請求項1】 電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの書き込み動作を禁止することを特徴とする半導体メモリ応用装置の電源供給回路。

【請求項2】 電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの消去動作を禁止することを特徴とする半導体メモリ応用装置の電源供給回路。

【請求項3】 電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの書き込み動作及び消去動作を禁止することを特徴とする半導体メモリ応用装置の電源供給回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子スチルカメラや音声記憶装置等メモリを応用した装置の電源供給回路に関する。

【0002】

【従来の技術】従来、電池を使用した半導体メモリ応用装置では、所定の電圧に降下するまでメモリへのデータの書き込み、消去、読み出しを行っていた。

【0003】この場合、特にフラッシュメモリ等、書き込み動作及び消去動作が増加するものは、電池の消耗時又は使い古しの電池を使用した場合、書き込み動作や消去動作を行っている状態で動作停止に至る可能性がある。このため通常は、動作停止電圧を高めを設定し、電池容量に余力がある状態で動作を停止していた。

【0004】

【発明が解決しようとする課題】上記したように、従来では電圧源に余力がある状態でメモリへのデータの書き込み動作、消去動作、読み出し動作を停止していた。

【0005】そこで本発明は、電圧源を有効に利用する半導体メモリ応用装置の電源供給回路を提供することを

目的とする。

【0006】

【課題を解決するための手段】

（第1の構成例）電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの書き込み動作を禁止することを特徴とする。

【0007】（第2の構成例）電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの消去動作を禁止することを特徴とする。

【0008】（第3の構成例）電圧変動が発生し得る電圧源と、前記電圧源の電圧変動を検出する電圧検出回路と、メモリ手段と、制御手段と、を具備し、前記電圧検出回路が前記電圧源の電圧が降下し所定の電圧範囲に入ったと検出したとき、前記制御手段は前記メモリ手段のデータの書き込み動作及び消去動作を禁止することを特徴とする。

【0009】

【発明の実施の形態】図1に、本発明の半導体メモリ応用装置の電源供給回路の実施の形態の構成を示す。また図2に、図1の電源供給回路の動作を説明するための供給電圧変化図を示す。

【0010】電圧検出回路3は、電池1の電圧を検出する。電池1の電圧が図2のAで示す電圧レベルになるまでは、電圧検出回路3はマイコン5に対して何ら信号を供給しない。マイコン5は、フラッシュメモリ7に対し例えば映像信号等のデータの書き込み動作、消去動作、読み出し動作を行わせる。

【0011】電池1の動作時間が経過し、電池1の電圧が降下して図2のAで示す電圧レベルからBで示す電圧レベルの間にある間、電圧検出回路3はマイコン5に対し電池消耗警告信号aを供給する。するとマイコン5は、フラッシュメモリ7に対しデータの書き込み動作と消去動作を禁止させる。ただしマイコン5は、フラッシュメモリ7に対し読み出し動作は行わせる。つまりフラッシュメモリ7は、データの書き込み動作と消去動作を停止し、読み出し動作のみとなる。

【0012】電池1の動作時間が更に経過し、電池1の電圧降下が進んで図2のBで示す電圧レベル未満になったら、電圧検出回路3はマイコン5に対して動作停止信号bを供給する。するとマイコン5は、フラッシュメモリ7に対しデータの読み出し動作を禁止させる。つまりフラッシュメモリ7は、全ての動作を停止する。

【0013】上記実施の形態では電圧源は電池1であったが、これに限定することなく交流電圧源からの交流電

圧を整流して生成した直流電圧であってもよい。またマイコンが制御するものは、フラッシュメモリに限定されず半導体メモリであれば良い。

【0014】

【発明の効果】本発明によれば、電源電圧の急激な変化によるメモリ内情報の破壊を防止することを可能にし、さらに電池等の電圧源の容量を無駄にすることなく、装置を動作できる。

【図面の簡単な説明】

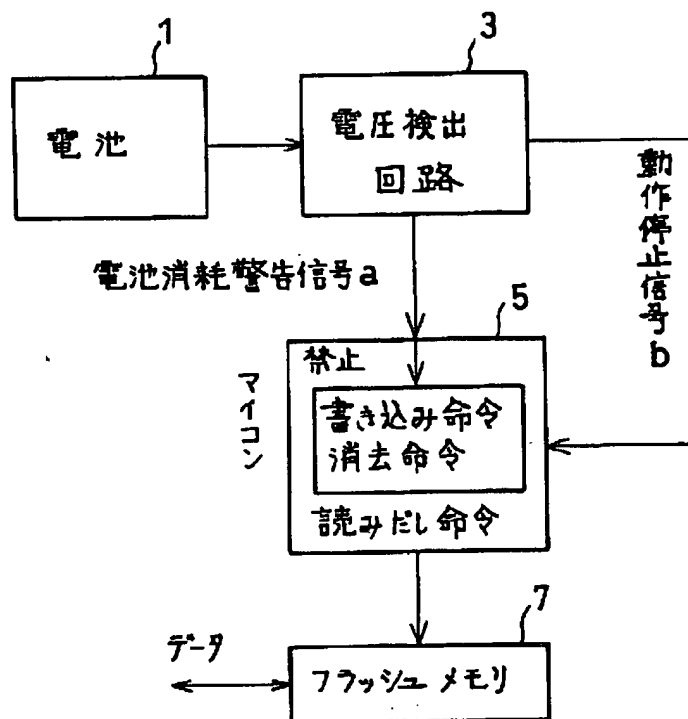
【図1】本発明の半導体メモリ応用装置の電源供給回路の実施の形態の構成を示すブロック図である。

【図2】図1の電源供給回路の動作を説明するための供給電圧変化図である。

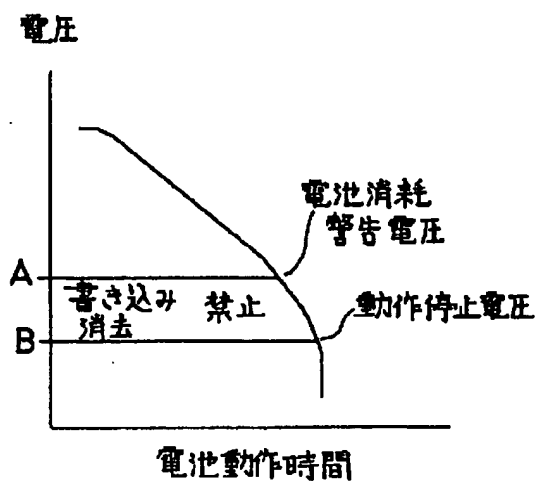
【符号の説明】

1・・・電池、3・・・電圧検出回路、5・・・マイコン、7・・・フラッシュメモリ。

【図1】



【図2】



フロントページの続き

(51) Int. Cl. ⁶
G 1 1 C 11/413

識別記号

F I
G 1 1 C 11/34 3 3 5 Z